

(15)

Cite No. 11

6

---

公開実用 昭和62- 122488

---

④ 日本国特許庁 (JP)

④ 実用新案出願公開

④ 公開実用新案公報 (U)

昭62-122488

⑤ Int. Cl. 4

識別記号

庁内整理番号

④ 公開 昭和62年(1987)8月4日

H 02 M 3/07  
H 03 F 3/343  
H 03 K 19/007829-5H  
A-6528-5J  
A-8326-5J

審査請求 未請求 (全 頁)

④ 考案の名称 電流源回路

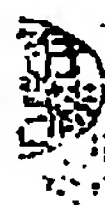
④ 実 願 昭61-10861

④ 出 願 昭61(1986)1月28日

④ 考 案 者	曾 根 田 光 生	東京都品川区北品川6丁目7番35号	ソニー株式会社内
④ 出 願 人	ソニー株式会社	東京都品川区北品川6丁目7番35号	
④ 代 理 人	弁理士 伊 藤 貞 貞	外1名	

(2)

実開昭62-122488



明 細 書

考案の名称 電流源回路

実用新案登録請求の範囲

回路網に接続される電流源回路において、  
能動素子が設けられ、  
この能動素子のゲートソース間に容量成分が持  
たせられ、  
上記能動素子のドレインゲート間にスイッチが  
設けられると共に、  
上記能動素子のドレインが切換スイッチの可動  
接点に接続され、  
この切換スイッチの第1の固定接点が入配回路  
網に接続されると共に、  
上記切換スイッチの第2の固定接点が所定の基  
準電流源に接続され、  
任意の期間に上記切換スイッチが第2の固定接  
点側に切換られ上記スイッチがオンされること  
によつて、上記基準電流源からの基準電流が上記能  
動素子に流されこの基準電流に応じた電荷が上記  
容量成分に充電されると共に、

実開62-122488 (1)

979

(3)

英開昭62-122488

---

## 公開実用 昭和62- 122488

所望の期間に上記切換スイッチが第1の固定接点側に切換られ上記スイッチがオフされることによつて、上記容量成分に充電された電荷に基づく電流が上記能動素子に流されこの電流が上記回路網に供給されるようにした電流源回路。

考案の詳細な説明

〔産業上の利用分野〕

本考案は、回路網の任意の箇所に所定の電流を供給するための電流源回路に関する。

〔考案の概要〕

本考案は電流源回路に関し、任意の期間に基準電流源からの電流を能動素子に供給し、この電流に応じた電荷を能動素子に記憶させ、所望時にこの記憶された電荷に基づいて電流を発生させることにより、ばらつきのない所定の電流を回路網に供給できるようにするものである。

〔従来技術〕

回路網の任意の箇所に所定の電流を供給するた

(2)

980

(4)

実開昭62-122488



めの電流源回路としては、従来は第6図に示すようなカレントミラー形の回路が多く用いられている。

すなわち図において、定電流源(1)からの電流 $I_0$ がカレントミラーのダイオード側を構成するMOS素子 $M_0$ に供給され、このカレントミラーのトランジスタ側を構成するMOS素子 $M_1$ 、 $M_2$ …に得られる電流 $I_1$ 、 $I_2$ …が回路網(100)の各部に供給される。

ところがこの回路において、素子がトランジスタの場合は各部の電流 $I_1$ 、 $I_2$ …は電流 $I_0$ と一致するので問題ないが、上述のようにMOS素子を用いている場合には各素子のばらつきによつて電流 $I_0$ 、 $I_1$ 、 $I_2$ …が一致しなくなる。すなわちMOS素子のドレインソース電流 $I_{DS}$ は

$$I_{DS} = k \cdot \frac{W}{L} (V_{GS} - V_{th})$$

但し、 $k$ は定数

$L$ はチャンネル長

$W$ はチャンネル幅

(3)

981

(5)

実開昭62-122488

## 公開実用 昭和62- 122488

 $V_{gs}$  はソースゲート間電圧 $V_{th}$  はスレシヨルド電圧

で与えられ、ここで MOS 素子の製造上の問題から  $L$  ,  $W$  ,  $V_{th}$  にばらつきを生じ易い。

従つてこのばらつきによつて、電流  $I_0$  ,  $I_1$  ,  $I_2 \dots$  が互いに不一致となり、回路網 (100) の各部に所定の電流を供給することができなかつた。

## 〔考案が解決しようとする問題点〕

上述した従来の技術では、MOS 素子のばらつきによつて、電流  $I_0$  ,  $I_1$  ,  $I_2 \dots$  を一致させることができない問題点があつた。

## 〔問題点を解決するための手段〕

本考案は、回路網 (100) に接続される電流源回路において、能動素子  $M_1$  ,  $M_2 \dots$  が設けられ、この能動素子  $M_1$  ,  $M_2 \dots$  のゲートソース間に容量成分  $C_1$  ,  $C_2 \dots$  が持たせられ、上記能動素子  $M_1$  ,  $M_2 \dots$  のドレインゲート間にスイッチ  $W_1$  ,  $W_2 \dots$  が設けられると共に、上記能動素子  $M_1$  ,  $M_2 \dots$  の

(4)

982

(6)

実開昭62-122488

ドレインが切換スイッチ  $S_1, S_2 \dots$  の可動接点に接続され、この切換スイッチ  $S_1, S_2 \dots$  の第1の固定接点が上記回路網(100)に接続されると共に、上記切換スイッチ  $S_1, S_2 \dots$  の第2の固定接点が所定の基準電流源(1)に接続され、任意の期間に上記切換スイッチ  $S_1, S_2 \dots$  が第2の固定接点側に切換られ上記スイッチ  $W_1, W_2 \dots$  がオンされることによつて、上記基準電流源(1)からの基準電流  $I_0$  が上記能動素子  $M_1, M_2 \dots$  に流されこの基準電流  $I_0$  に応じた電荷が上記容量成分  $C_1, C_2 \dots$  に充電されると共に、所望の期間に上記切換スイッチ  $S_1, S_2 \dots$  が第1の固定接点側に切換られ上記スイッチ  $W_1, W_2 \dots$  がオフされることによつて、上記容量成分  $C_1, C_2 \dots$  に充電された電荷に基づく電流  $I_1, I_2 \dots$  が上記能動素子  $M_1, M_2 \dots$  に流されこの電流  $I_1, I_2 \dots$  が上記回路網(100)に供給されるようにした電流源回路である。

## 【作用】

これによれば、任意の期間に基準電流を能動素

(5)

983

(7)

実開昭62-122488

**公開実用 昭和62- 122488**

子及び容量成分に記憶し、所望時との記憶された電流を発生することにより、ばらつきのない所定の電流を回路網に供給することができる。

**〔実施例〕**

第1図において、MOS素子 $M_1$ 、 $M_2$ …のゲートソース間にコンデンサ $C_1$ 、 $C_2$ …が接続され、ドレインゲート間にスイッチ $W_1$ 、 $W_2$ …が接続される。さらにMOS素子 $M_1$ 、 $M_2$ …のドレインが切換スイッチ $S_1$ 、 $S_2$ …の可動接点に接続され、この切換スイッチ $S_1$ 、 $S_2$ …の第1の固定接点が回路網(100)に接続されると共に、第2の固定接点が基準の定電流源(1)に接続される。

そしてこの回路において、第2図Aに示す回路網(100)の動作のプランキング期間に、同図Bに示すように切換スイッチ $S_1$ 、 $S_2$ …を順次定電流源(1)側に切換え、さらに同図Cに示すようにスイッチ $W_1$ 、 $W_2$ …を順次オンさせる。

これによつてプランキング期間に例えば切換スイッチ $S_1$ が定電流源(1)側に切換えられ、スイッチ

(6)

984

(8)

実開昭62-122488

W<sub>1</sub> がオンされると、定電流源(1)からの電流 I<sub>0</sub> が MOS 素子 M<sub>1</sub> を通じて流され、さらにこの電流 I<sub>0</sub> が流されるようにコンデンサ C<sub>1</sub> に充電が行われる。そして動作期間にスイッチ W<sub>1</sub> がオフされ、切換スイッチ S<sub>1</sub> が回路網(100)側に切換えられると、MOS 素子 M<sub>1</sub> はコンデンサ C<sub>1</sub> の充電電位によつてバイアスされ、MOS 素子 M<sub>1</sub> のソースドレイン間には I<sub>0</sub> の電流が流され続ける。この電流 I<sub>0</sub> が回路網(100)に供給される。さらに他の MOS 素子 M<sub>2</sub>, M<sub>3</sub> ... についても同様の動作が順次行われる。

こうして回路網の各所に所定の電流を供給できるわけであるが、上述の回路によれば、定電流源からの電流が記憶され、この記憶された電流が供給されるので、この供給される電流に素子のばらつき等の影響がでることがなく、常に所定の電流を供給することができる。

また上述の回路によれば、定電流源からの電流の記憶を所定期間ごとに繰り返すことによつて、温度特性等による変動も除去することができ、いわゆる 1/f ノイズの発生も抑圧することができる。

(7)

985



(9)

実開昭62-122488

---

**公開実用 昭和62- 122488**

---

さらに以下に他の回路の例を説明する。

まず第3図はDAコンバータに応用する場合であつて、この場合には $I_0$ 、 $2I_0$ 、 $4I_0$ …の倍率の正確な電流が必要になる。そこで図示のように上述の構成でそれぞれ電流 $I_0$ の電流源を形成すると共に、MOS素子 $M_{11}$ からの電流 $I_0$ を端子 $T_1$ に、MOS素子 $M_{21}$ 、 $M_{22}$ から電流 $2I_0$ を端子 $T_2$ に、MOS素子 $M_{31}$ ～ $M_{34}$ からの電流 $4I_0$ を端子 $T_3$ に、以下同様に各倍率の電流を各端子にそれぞれ取出すようにする。この例においても、各電流源の電流 $I_0$ が素子のばらつき等に影響されないので、正確な倍率の $I_0$ 、 $2I_0$ 、 $4I_0$ …の電流を得ることができ、これによつて精度の高い、多ビットのDAコンバータを実現できる。なおこの図において、上述のコンデンサ $C_1$ 、 $C_2$ …はMOS素子のソースゲート間及びチャンネルゲート間の容量成分で代用可能なので、図では省略して示す。

また第4図は、上述の回路で電流の供給される箇所が多くプランキング期間内に全ての電流を形成することができない場合に適用されるもので、

(8)

986.

(10)

実開昭 62-122488

この例では定電流源(1)からの電流が動作期間に MOS 素子  $M_a$ 、 $M_b$  ... の回路に記憶され、さらにプログラミング期間に各 MOS 素子  $M_a$ 、 $M_b$  ... からの電流がそれぞれ MOS 素子  $M_{a1}$ 、 $M_{a2}$  ...、 $M_{b1}$ 、 $M_{b2}$  ... の回路に記憶される。これによつても全ての MOS 素子  $M_{a1}$ 、 $M_{a2}$  ...、 $M_{b1}$ 、 $M_{b2}$  ... から電流  $I_0$  をそれぞれの端子  $T_{a1}$ 、 $T_{a2}$  ...、 $T_{b1}$ 、 $T_{b2}$  ... に得ることができる。

さらに第 5 図はプログラミング期間に回路網の電流が 0 になると問題がある場合に適用されるもので、図示のように定電流源(10)からの電流  $I_0$ 。 (=  $I_0$ ) をカレントミラーのダイオード側を構成する MOS 素子  $M_0$ 。に供給すると共に、このカレントミラーのトランジスタ側を構成する MOS 素子  $M_{01}$ 、 $M_{02}$  ... をスイッチ  $S_{01}$ 、 $S_{02}$  ... を介して端子  $T_1$ 、 $T_2$  ... に接続する。そしてこの回路においてプログラミング期間にスイッチ  $S_{01}$ 、 $S_{02}$  ... をオンさせることにより、この期間は電流  $I_0$ 。に相当する電流を回路網(100)の各所に供給することができる。

なおさらにこの回路において、定電流源(10)及び

(9)

987

(11)

実開昭62-122488

---

**公開実用 昭和62- 122488**

---



MOS 素子  $M_{00}$ 、 $M_{01}$  … の系においても上述と同様に容量成分を用いて基準電流を記憶させるようにしてもよい。そのような回路は上述の第4図の回路において端子  $T_{a1}$  と  $T_{b1}$ 、 $T_{a2}$  と  $T_{b2}$  … を互いに接続し、サフィックス  $a$  の系及び  $b$  の系を交互に動作させることによつても実現することができる。これによればフロンキング期間のない回路網に対しても常に所定の電流を供給することができる。

**〔 考案の効果 〕**

この考案によれば、任意の期間に基準電流を能動素子及び容量成分に記憶し、所望時この記憶された電流を発生することにより、ばらつきのない所定の電流を回路網に供給することができるようになった。

**図面の簡単な説明**

第1図は本考案の一例の構成図、第2図～第5図はその説明のための図、第6図は従来の技術の説明のための図である。

(10)

988

(12)

実開昭62-122488

---

(1)は基準電流源、(100)は回路網、MはMOS素子、Sはスイッチ、Cはコンデンサである。

代理人 伊藤 貞  
同 松隈 秀盛

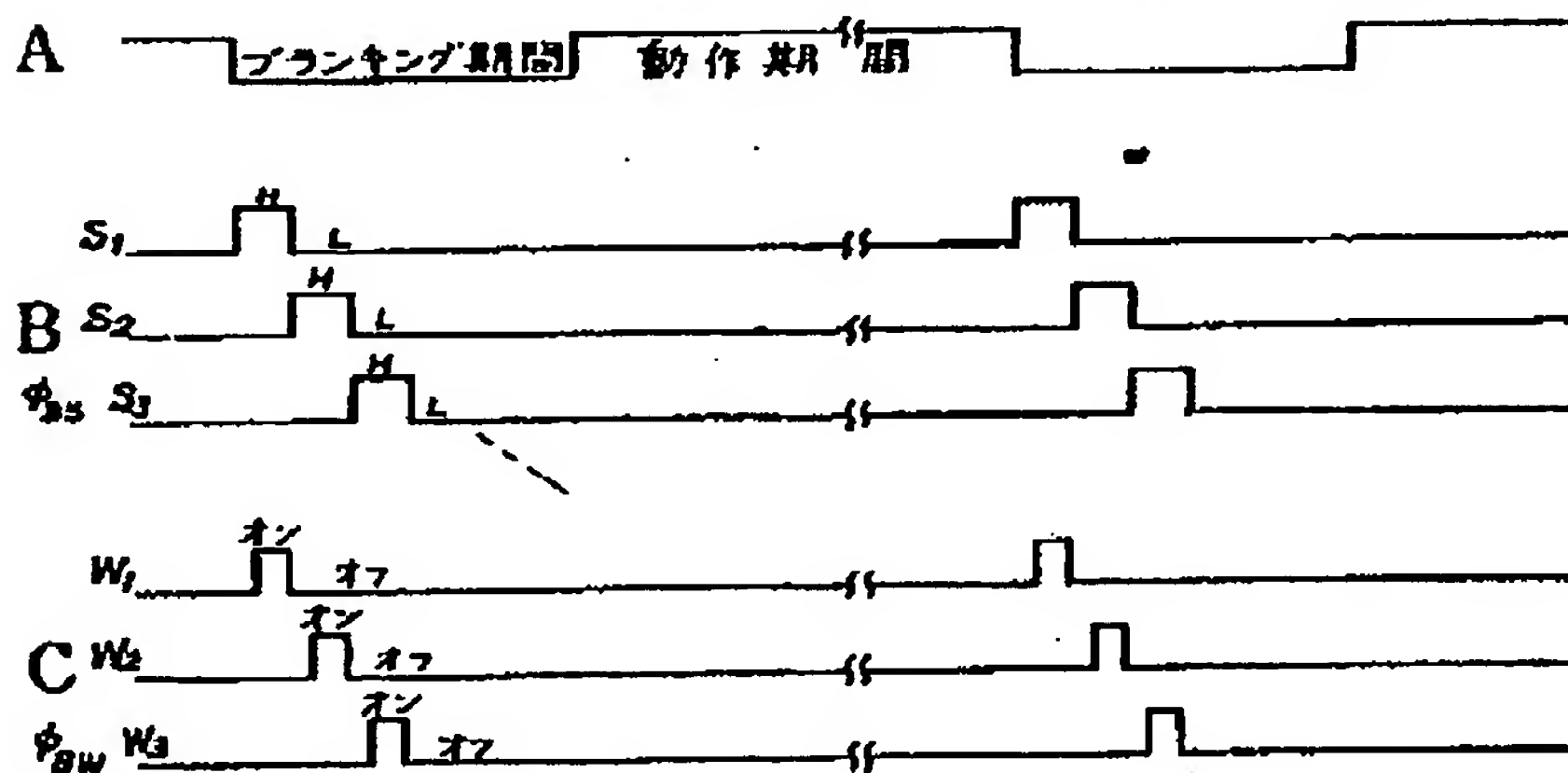
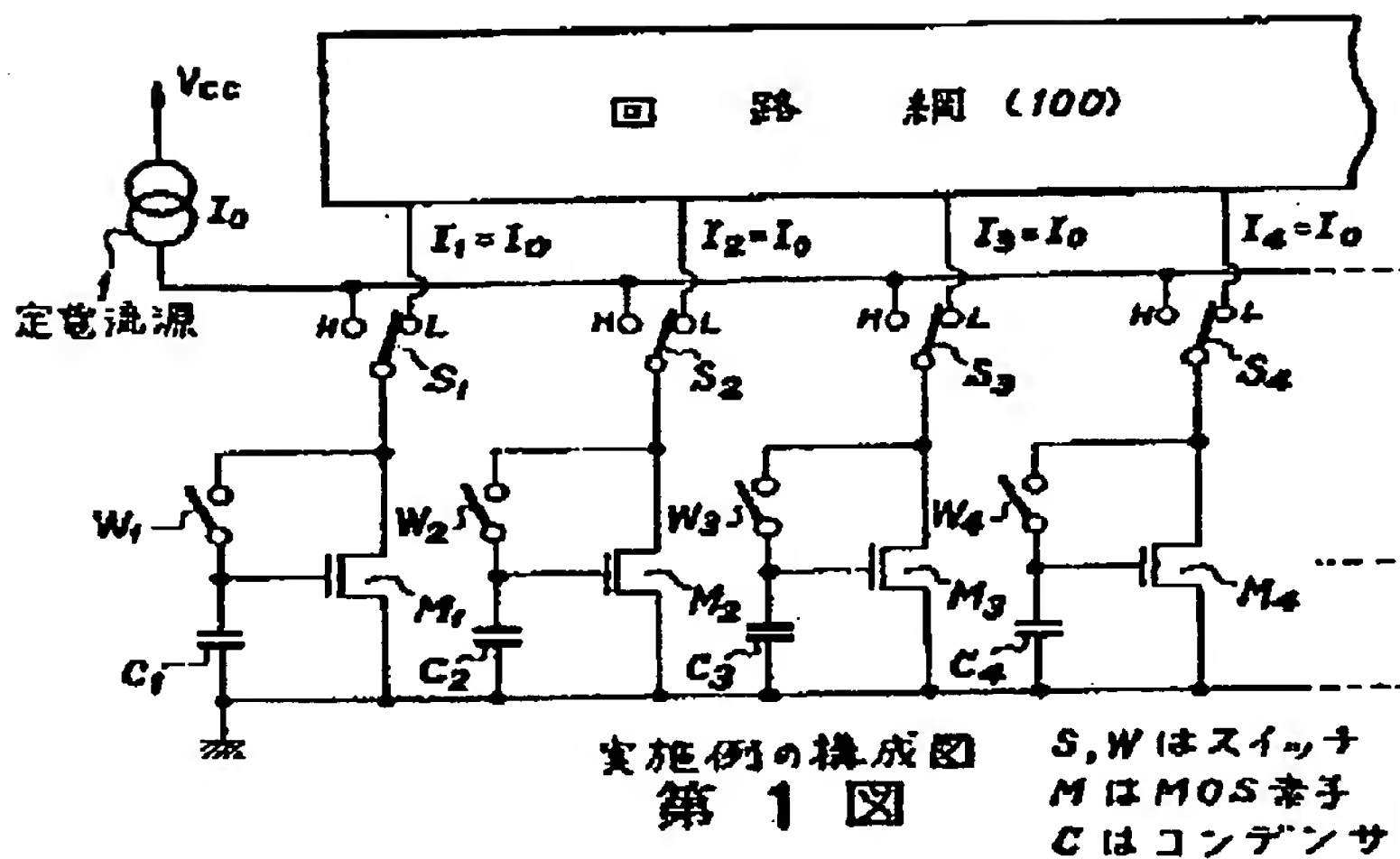
(11)

989

(13)

実開昭62-122488

公開実用 昭和62- 122488

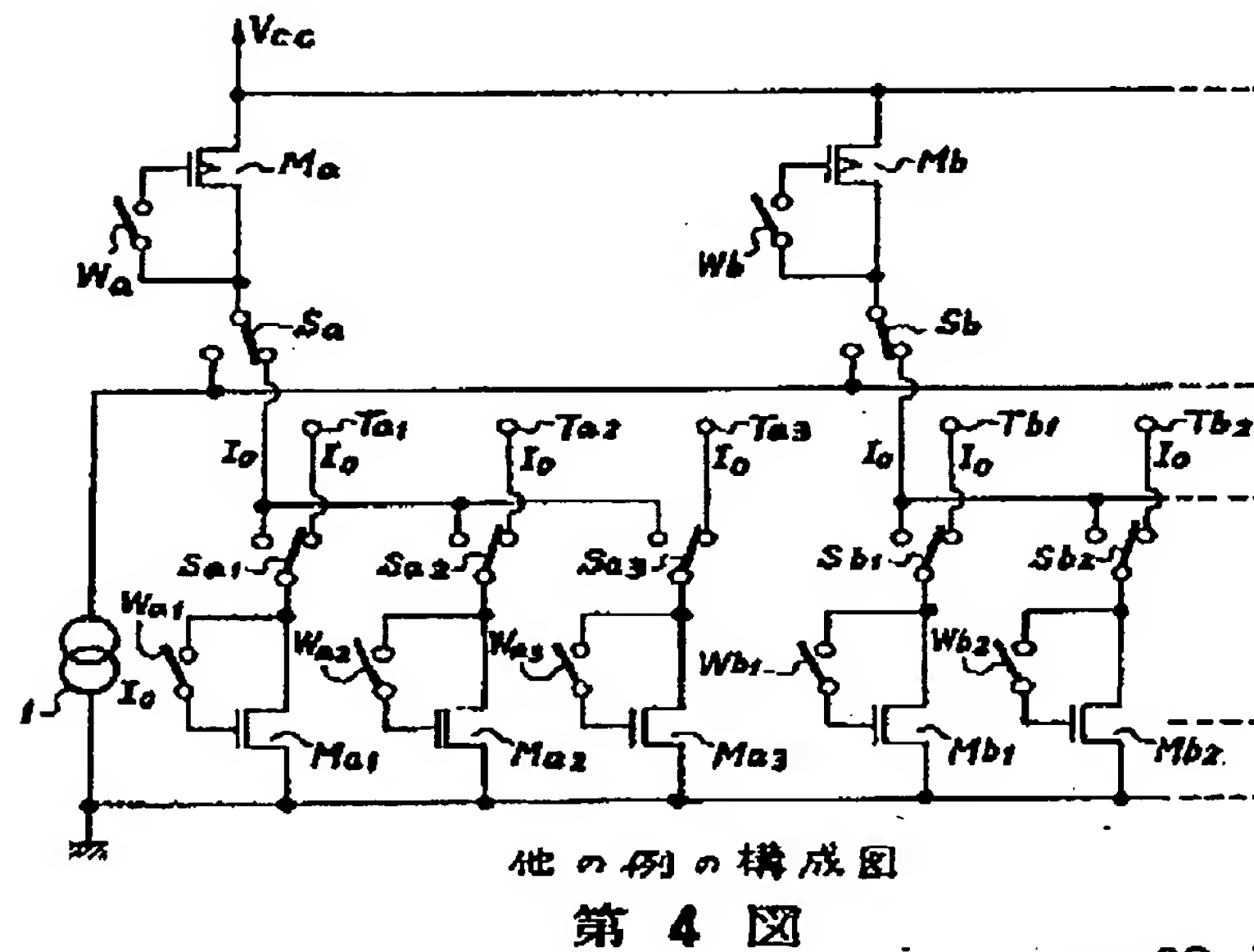
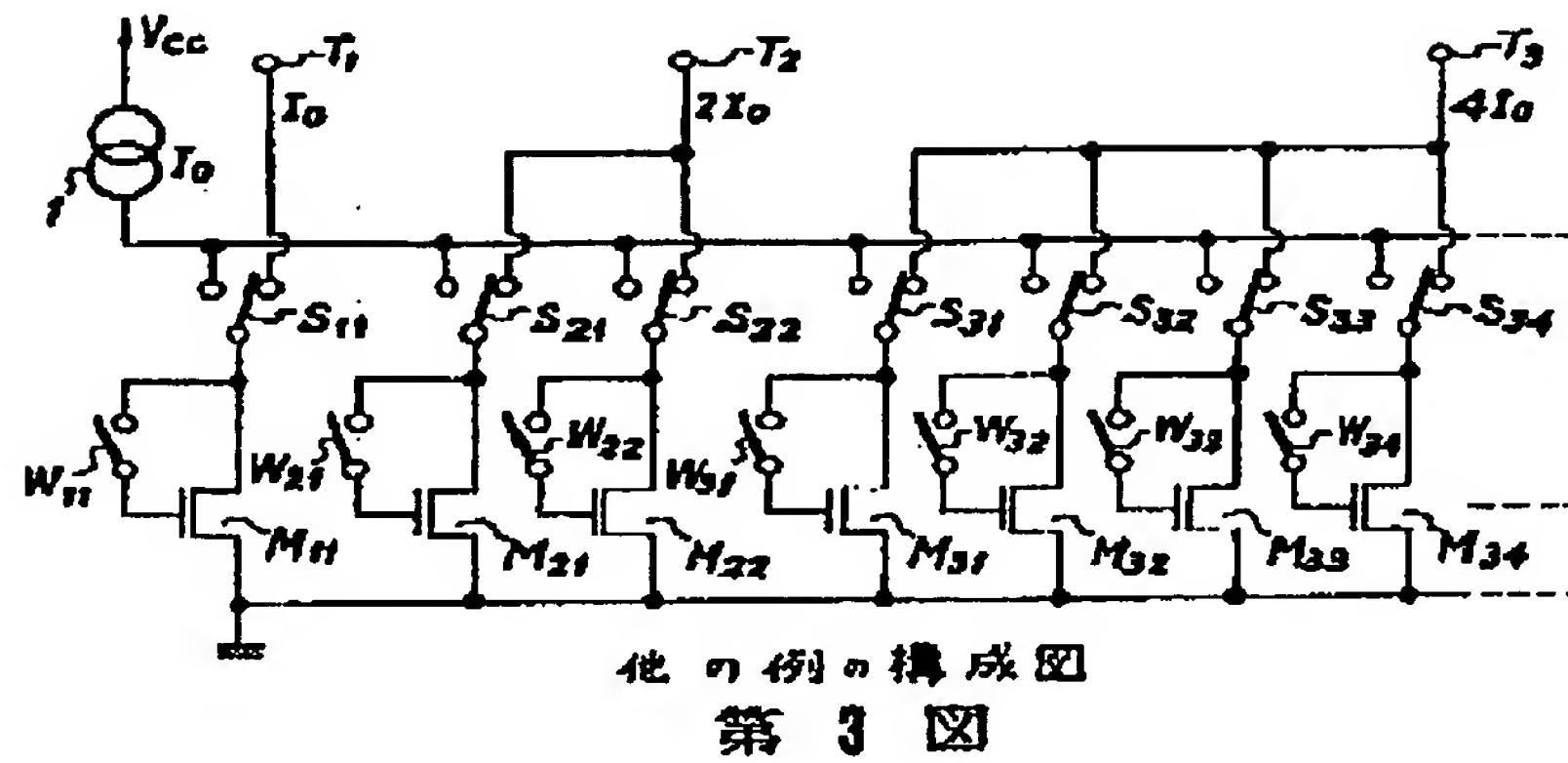


タイムチャート  
第2図

390 実開62-122488

(14)

実開昭62-122488

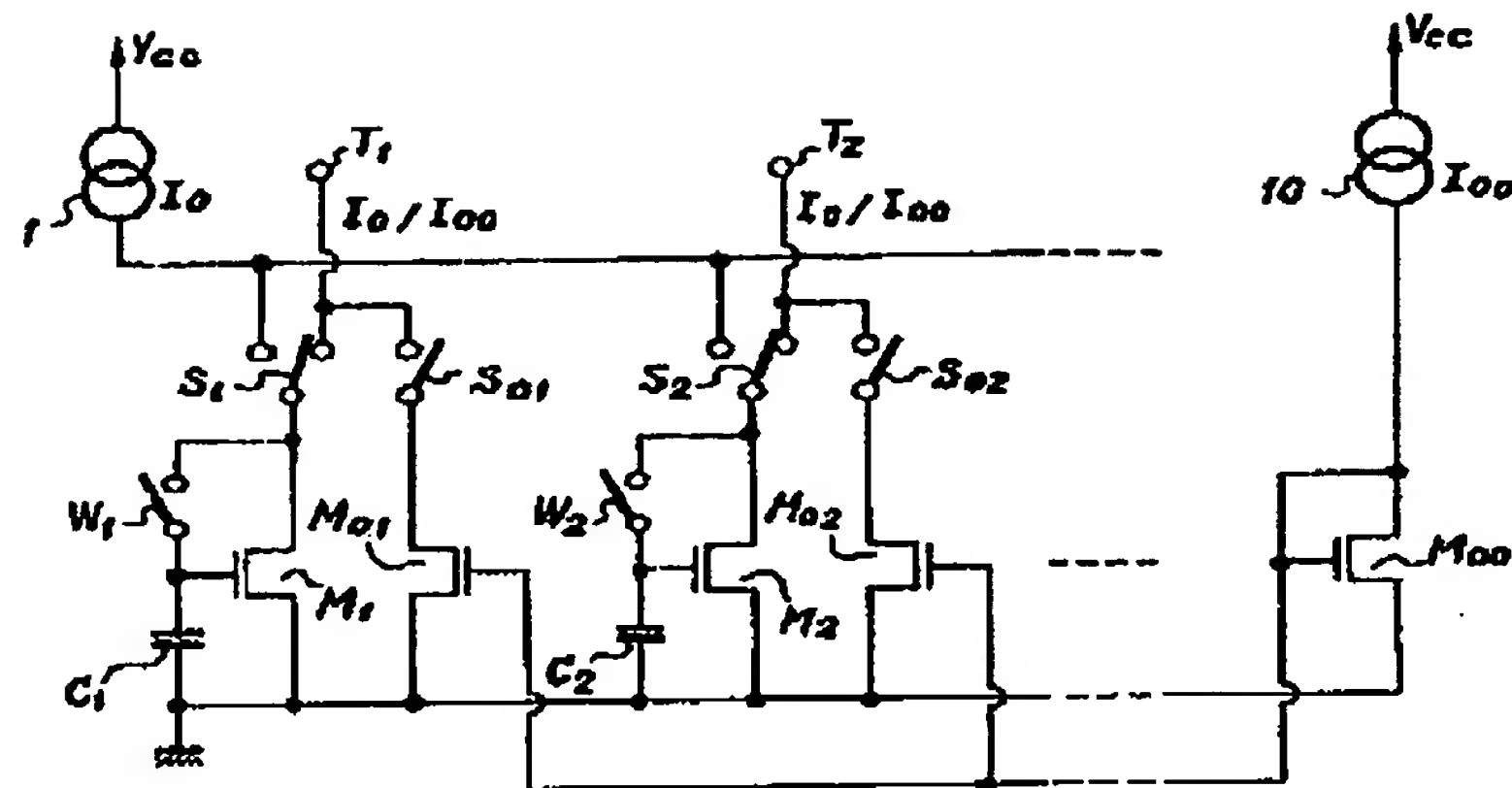


391 実開62-122488

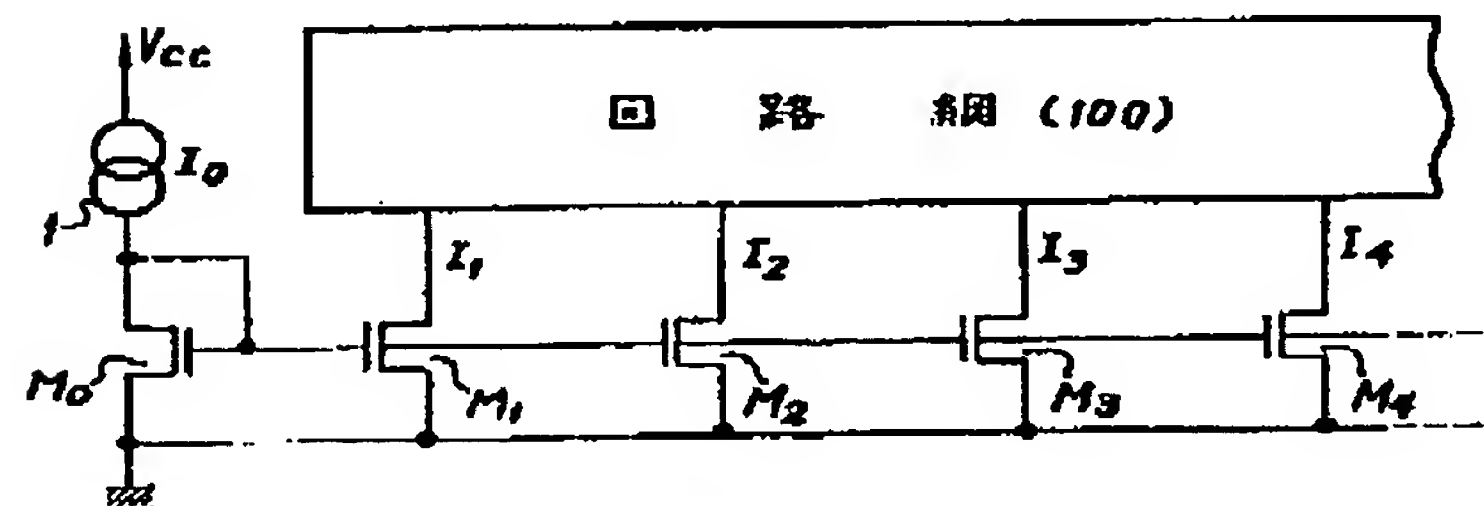
(15)

実開昭62-122488

公開実用 昭和62-122488



他の例の構成図  
第5図



従来の構成図  
第6図

992 実開62-122488